

112 年公務人員普通考試試題

類 科：電力工程、電子工程、電信工程

科 目：電子學概要

考試時間：1 小時 30 分

一、關於二極體，試說明：(每小題 10 分，共 20 分)

(一)二極體的空乏區 (Depletion Region) 形成的原因。

(二)空乏區的内建電位 (Built-in potential) 的來由。

《考題難易》：★

《解題關鍵》：基本二極體特性

【擬答】

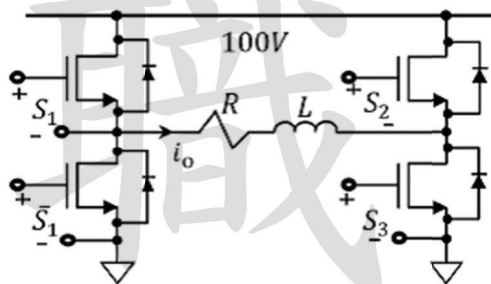
(一)接面附近載子濃度不同因擴散自由電子與電洞給合露出未遮蔽電荷形成空乏區。

(二)雜濃度不均勻的半導體，在內部會產生一個電場，此電場叫做內建電場

二、如圖一所示之全橋電路，由四個增強型 NMOS 構成，輸入信號為週期性方波 S_1 與其反置信號 $\overline{S_1}$ ，使上下臂互鎖，如 S_1 使 NMOS 導通之高電位，則 $\overline{S_1}$ 為使 NMOS 關閉之低電位，反之亦然，負載為一電阻 $R=1\Omega$ 串聯一電感 $L=10\text{mH}$ 。(每小題 10 分，共 20 分)

(一)初始電流 i_o 為零， S_1 與 S_3 同為高電位， S_2 為低電位時，說明電流路徑且推導輸出電流 $i_o(t)$ 。

(二)初始電流為 $i_o=10\text{A}$ ， S_1 、 S_2 與 S_3 同為低電位，說明電流路徑且繪製輸出電流 i_o 波形，須標示時間終止時之電流， $0 \leq t \leq 2 \times 10^{-4} \text{sec}$ 。



圖一

《考題難易》：★★★★★

《解題關鍵》：非微電子學內容

【擬答】

(一)

S_1 與 S_3 同為高電位， S_2 為低電位，電流路徑由 $100\text{V} \rightarrow S_1 \rightarrow \text{RL 元件} \rightarrow S_3$

$$i_o(t) = \frac{V_{dc}}{R} + C_1 e^{-\frac{t}{\tau}} = \frac{100}{1} + C_1 e^{-\frac{t}{10\text{m}}} = 100 + C_1 e^{-100t}$$

初始條件 $i_o(0) = 0 \Rightarrow C_1 = -100$

因此 $i_o(t)$ 電流表示式為 $i_o(t) = 100 - 100e^{-100t}$

(二)

開關之切換狀態如下

$0 \leq t \leq \frac{T}{2}$ ， S_1 與 S_3 同為高電位， S_2 為低電位，電流路徑由 $100\text{V} \rightarrow S_1 \rightarrow \text{RL 元件} \rightarrow S_3$

$t = \frac{T}{2} \leq t \leq T$ 時 S_1 與 S_3 同低電位， S_2 為高電位，電流路徑由 $100\text{V} \rightarrow S_2 \rightarrow \text{RL 元件} \rightarrow \overline{S_1}$

1. S_1 與 S_3 在 $t=0$ 閉合：歷經時間 $t=0 \rightarrow \frac{T}{2}$ 。

$$i_o(t) = \frac{V_{dc}}{R} + C_1 e^{-\frac{t}{\tau}} = \frac{100}{1} + C_1 e^{-\frac{t}{10\text{m}}} = 100 + C_1 e^{-100t}; 0 \leq t \leq \frac{T}{2} \quad (1)$$

公職王歷屆試題 (112 普考)

2. S_2 與 $\overline{S_1}$ 在 $t = \frac{T}{2}$ 閉合：歷經時間 $t = \frac{T}{2} \leq t \leq T$ 。 (2)

$$i_o(t) = \frac{-100}{1} + C_2 e^{-\frac{(t-\frac{T}{2})}{10m}} = -100 + C_2 e^{-100 \times (t-\frac{T}{2})}; \frac{T}{2} \leq t \leq T$$

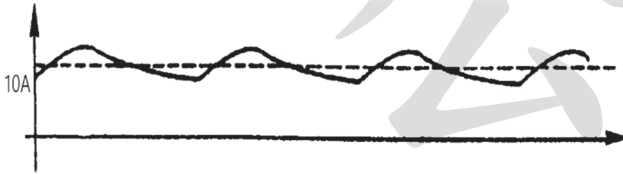
3. 初始條件 $i_o(0) = 10$; $i_o(\frac{T}{2}) = I_{\max}$ 代入(1)-(2)式可得

$$C_1 = -90 ; C_2 = I_{\max} + 100$$

因此 $i_o(t)$ 電流表示式為

$$i_o(t) = \begin{cases} 100 - 90e^{-100t}; 0 \leq t \leq \frac{T}{2} \\ -100 + (I_{\max} + 100)e^{-100 \times (t-\frac{T}{2})}; \frac{T}{2} \leq t \leq T \end{cases} \quad (3)$$

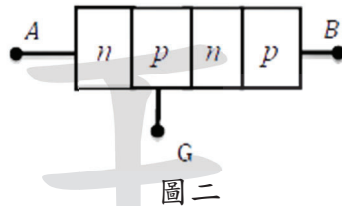
4. 題目未說明週期性方波之頻率，無法標示 $t = 0.2ms$ 位置



※題目第二小題未註明週期方波頻率，無法標示終止電流，僅能以方程式與 I_{\max} 表示。

三、如圖二之 npnp 四層結構元件， $v_G = 0$ 或 $5V$ 。(每小題 10 分，共 20 分)

- (一) 當正極 (A) 連接在一個 100 VDC 電壓源正電壓端，且負極 (B) 連接在 10Ω 電阻負載一側，電阻負載另一側接該 100 VDC 電壓源負電壓端，試繪製該 npnp 四層結構元件之等效電路與電壓源及負載之電路，並說明 V_G 之電壓對該元件導通與否之影響。
- (二) 當負極 (B) 連接在一個 100 VDC 電壓源正電壓端，且正極 (A) 連接在 10Ω 電阻負載一側，電阻負載另一側接該 100 VDC 電壓源負電壓端，試繪製該 npnp 四層結構元件之等效電路與電壓源及負載之電路，並說明 V_G 之電壓對該元件導通與否之影響。



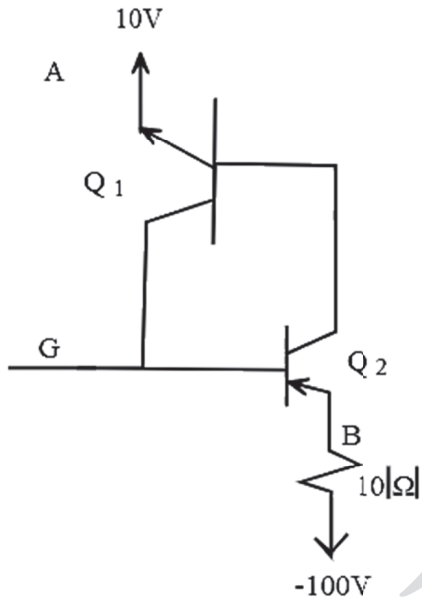
圖二

《考題難易》：★★★★★

《解題關鍵》：非微電子學內容

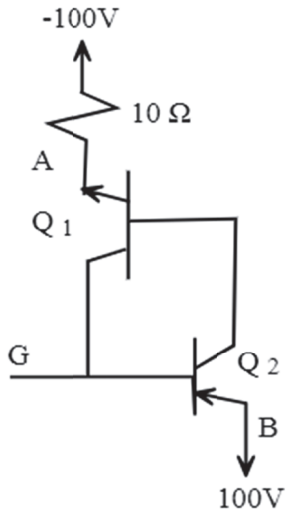
【擬答】

(一)



V_G 為低電位與高電位時 $Q_1 \cdot Q_2$ 皆 off

(二)



V_G 為低電位與高電位時 $Q_1 \cdot Q_2$ 皆 on



志光 保成 學儒

我連過3榜!

>>> 跟著老師上課的進度走
很快地就可以把所有內容讀熟, 順利上榜!

<電子學>一開始的基本觀念建立都是跟老師的課開始, 將老師提供的筆記多次反覆的來抄寫背誦, 基本上就有機會對大部份考題略懂。
<基本電學>及<電子學>筆記就照著老師板書寫的抄寫下來, 熟讀筆記內容, 接著就是不停地算題目, 課本、題庫班的題目算熟, 考試時會用到的觀念基本都在筆記以及題庫班中。

洪○銓
2狀元 & 1榜眼

111年高考電子工程 全國狀元
111年鐵路特考高員級電子工程 全國狀元
109年普考電子工程 全國榜眼, 應屆考取

- 四、一操作放大器，其增益帶寬積 (Gain-bandwidth product; GBW) 為 10MHz，最大增益為 20 dB，做成一單位增益緩衝器 (unity gain buffer) 電路。(每小題 10 分，共 20 分)
- (一)繪製並推導該單位增益緩衝器 $V_o(j\omega)/V_{in}(j\omega)$ 的頻率響應。
- (二)求取其在 10 MHz 之增益與相位角。

《考題難易》：★★
《解題關鍵》：非理想 OPA 頻率響應

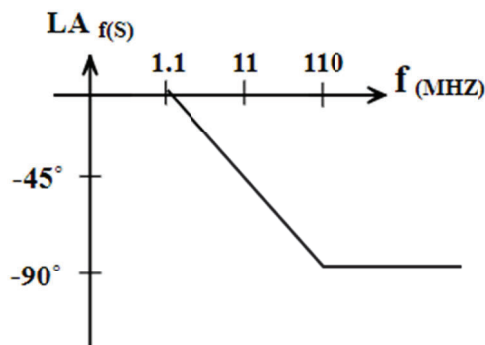
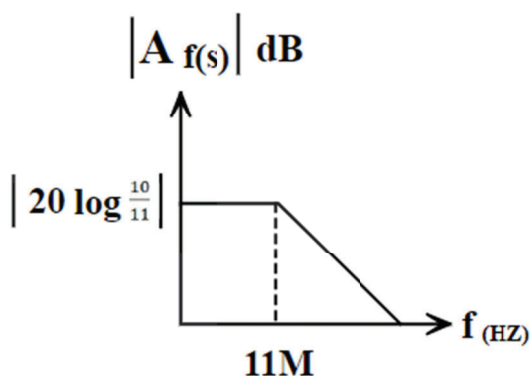
【擬答】

$$A_o = 10$$

$$f_p = \frac{10M}{10} = 1MHz$$

$$A_o(s) = \frac{A_o}{1 + j\frac{f}{f_p}} = \frac{10}{1 + j\frac{f}{1M}}$$

$$\text{(一) } A_f(s) = \frac{V_o}{V_{in}} = \frac{A_o(s)}{1 + \beta A_o(s)} = \frac{\frac{10}{1 + j\frac{f}{1M}}}{1 + j\frac{10}{1 + j\frac{f}{1M}}} = \frac{\frac{10}{11}}{1 + j\frac{f}{11M}}$$



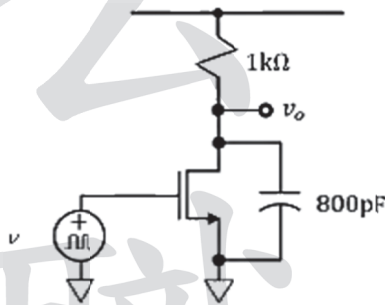
$$(\text{二}) A_f(10\text{MHz}) = \frac{\frac{10}{11}}{1 + j\frac{10M}{11M}} = \frac{\frac{10}{11}}{1 + j\frac{10}{11}}$$

$$|A_f| = 0.67 \quad \angle A_f = 0^\circ - \tan^{-1} \frac{11}{1} = -42.27^\circ$$

五、如圖三所示的 NMOS 反向器 (Inverter) 電路，其 NMOS 之 $V_{Tn}=2V$ 且 $V_{in}=0/5V$ 的脈衝波 (Pulse Train)。該 NMOS 的轉導 (Transconductance) 為 100 姆歐，且於 $V_{in}=5V$ 時的飽和電流為 10A。該脈衝波於 20% 責任週期 (duty cycle) 與 500 kHz 下切換。(每小題 10 分，共 20 分)

(一) 於 NMOS 開始導通後排出 800 pF 電容內的 99% 電荷所需時間。

(二) 推導 NMOS 開始關閉至下一次 NMOS 開始導通之輸出電壓 V_o 時間響應函數，並計算最高輸出電壓 V_o 。



圖三

《考題難易》：★★★

《解題關鍵》：NMOS 數位電路分析

【擬答】

$$(\text{一}) g_m = 2\sqrt{KI_D} \Rightarrow 100m = 2\sqrt{K \times 10} \therefore K = 0.25mA/V^2$$

$$Q_T = 800p \times 5 = 4000p(c)$$

$$V_{o\max} = 5V$$

$$\text{放電 } 99\% \text{ 之 } V_o = 5 - \frac{4000p \times 0.99}{800p} = 0.05V$$

$$V_o = 0.05V \text{ 之 } I_D = 0.25m \times (2(5-2) \times 0.05 - 0.05^2) = 7.44 \times 10^{-5} A$$

$$I_{av} = \frac{10 + 7.44 \times 10^{-5}}{2} = 5A$$

$$t = \frac{\Delta V}{I_{av} / c} = \frac{5 - 0.05}{5 / 800p} = 7.92 \times 10^{-10} \text{ sec}$$

$$(\text{二}) V_o(t) = 0 + (5 - 0) \cdot e^{-\frac{1}{1K \times 800p} t} = 5 \times e^{-1250 \times 10^3 t}$$

$$\therefore V_{o\max} = 5V$$